

Praktikum Digitaltechnik

Gruppe 4.4.1-1

Hornung, Jörg
Karg, Michael
Uhl, Michael

Versuch:

Aufgabe 2

Versuchsdatum:

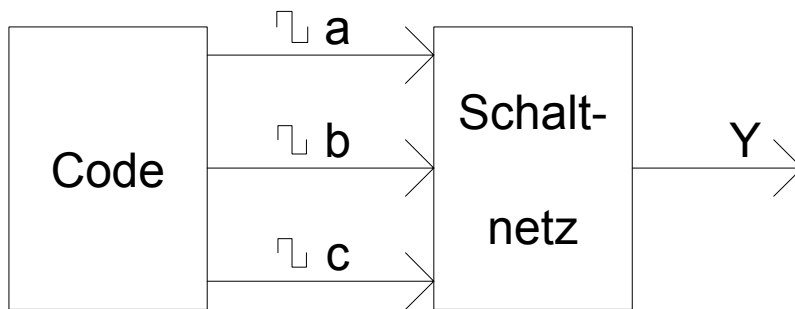
15. Mai 2003

Abgabedatum:

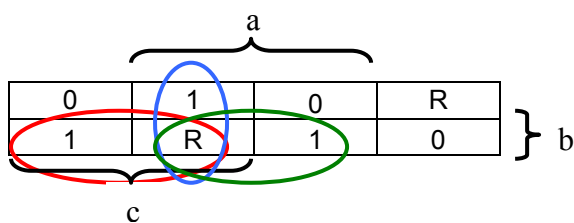
12. Juni 2003

Betreuer:

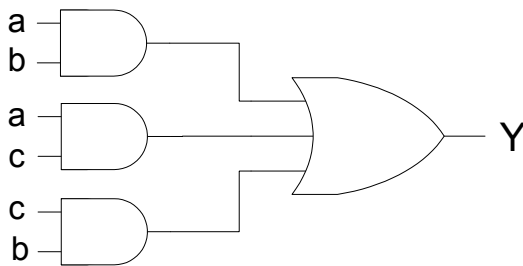
Prof. Rinner

Aufgabe 2.1: 3-stelliger Binärcode**Schaltungsentwurf:**1.) Graphische Beschreibung der Aufgabe2.) Funktionstabelle

Eingänge				Ausgang
a	b	c	Dez	Y
0	0	0	0	R
0	0	1	1	0
0	1	0	2	0
0	1	1	3	0
1	0	0	4	1
1	0	1	5	1
1	1	0	6	1
1	1	1	7	R

3.) KV-Minimierung

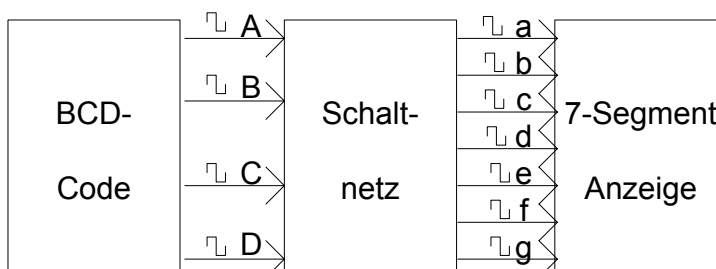
$$\Rightarrow Y = \text{ab} + \text{ac} + \text{cb}$$

4.) Schaltbild**Versuchsdurchführung:**

Die Schaltung wurde mit Hilfe des Logiksimulators „Dsch 1.0“ getestet.

Ergebnis:

Wurden am Eingang der Schaltung zwei logische Einsen angelegt, so meldete der Ausgang ebenfalls eine logische Eins. Mit nur einer logischen Eins am Eingang, meldete der Ausgang eine logische Null. Wurde am Eingang der Schaltung drei logische Einsen (verbotenes Codewort) angelegt, so meldete der Ausgang eine logische Eins. Beim Anlegen von drei logischen Nullen am Eingang (verbotenes Codewort) war am Ausgang eine logische Null zu erkennen.

Aufgabe 2.2: 7-Segment-Anzeige**Schaltplanentwurf:**1.) Graphische Beschreibung der Aufgabe

2.) Funktionstabelle

Eingänge					Ausgänge						
A	B	C	D	Dez	a	b	c	d	e	f	g
0	0	0	0	0	R	R	R	R	R	R	R
0	0	0	1	1	R	R	R	R	R	R	R
0	0	1	0	2	R	R	R	R	R	R	R
0	0	1	1	3	0	0	0	0	1	1	0
0	1	0	0	4	1	0	0	1	1	0	0
0	1	0	1	5	0	1	0	0	1	0	0
0	1	1	0	6	0	1	0	0	0	0	0
0	1	1	1	7	R	R	R	R	R	R	R
1	0	0	0	8	R	R	R	R	R	R	R
1	0	0	1	9	R	R	R	R	R	R	R

3.) KV-Minimierung

Minimierung für den Ausgang a:

A			
R	R	R	R
0	R	R	1
R	R	R	0
0	R	R	R
B			
C			
D			

$$\Rightarrow a = \neg C \cdot \neg D$$

Minimierung für den Ausgang b:

R	R	R	R
1	R	R	0
R	R	R	1
0	R	R	R

$$\Rightarrow b = B \cdot (C + D)$$

Minimierung für den Ausgang d:

R	R	R	R
0	R	R	1
R	R	R	0
0	R	R	R

$$\Rightarrow d = \neg C + \neg D$$

Minimierung für den Ausgang e:

R	R	R	R
0	R	R	1
R	R	R	1
1	R	R	R

$$\Rightarrow e = \neg C + D$$

Minimierung für den Ausgang f:

R	R	R	R
0	R	R	0
R	R	R	0
1	R	R	R

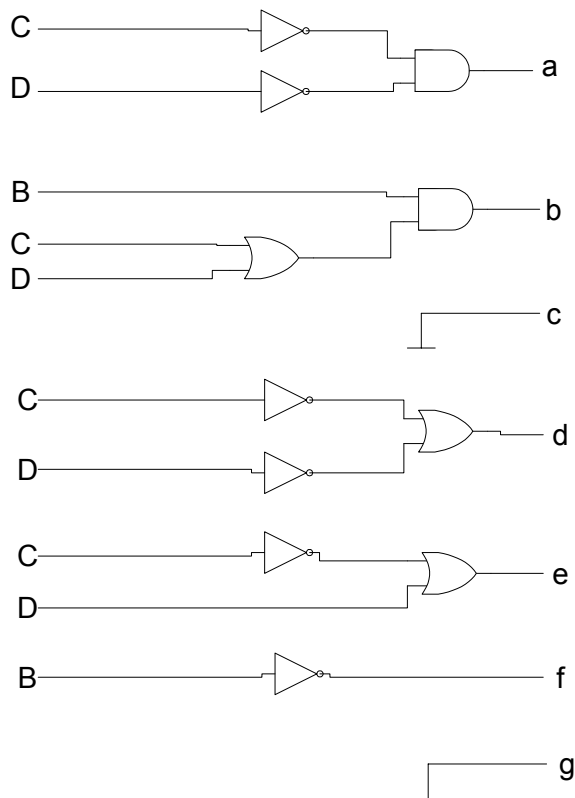
$$\Rightarrow f = \neg B$$

Minimierung für die Ausgänge c und g:

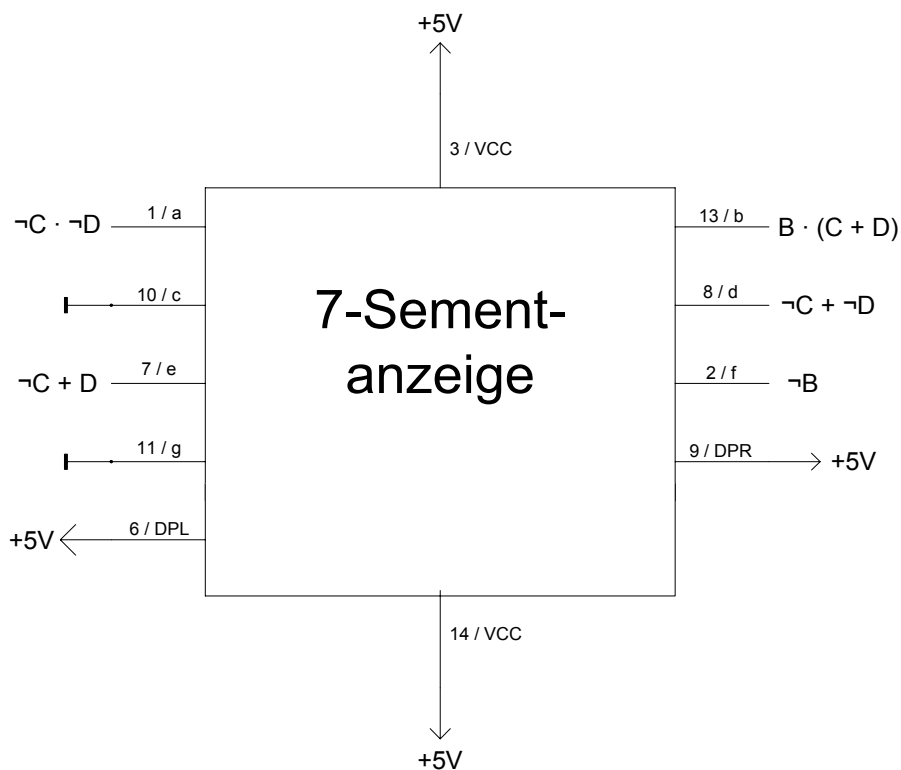
Entfällt, da unter Nutzung der Redundanzen immer Null.

$$\Rightarrow c = 0$$

$$\Rightarrow g = 0$$

4.) Schaltbild**Versuchsdurchführung:**

Die Schaltung wurde mit dem HPS Messkoffer und einer externen 7-Segment Anzeige aufgebaut. Die Verdrahtung der 7-Segmentanzeige wurde folgendermaßen durchgeführt:



Der BCD-Code wurde mit Schaltern auf dem HPS Messkoffer realisiert.

Ergebnis:

Die 7-Segmentanzeige zeige eine „3“ an, wenn die Schalter A und B geöffnet (0) und die Schalter C und D geschlossen (1) waren. Eine „4“ wurde angezeigt, bei geöffneten Schaltern A, C, D und geschlossenen Schalter B. Die Ziffer „5“ ließ sich durch die Schalterstellungen A, C offen und B, D geschlossen darstellen. Bei geschlossenen Schaltern B, C und geöffneten Schaltern A, D war die Zahl „6“ abzulesen.

Für die nichtverwendeten Codeworte des BCD-Code ergibt sich folgende Tabelle:

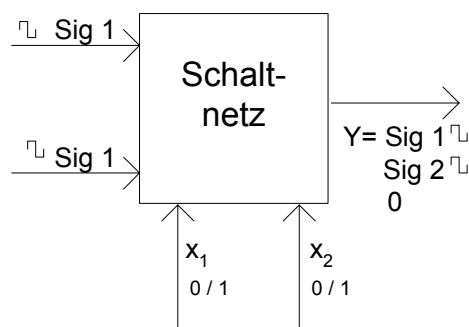
B	C	D	Segmente, die leuchten
0	0	0	b, c, g
1	0	0	b, f, c, g
0	1	0	a, b, e, c, g
0	0	1	a, b, d, c, g

Der Schalter A hat keinen Einfluss auf die Schaltung.

Aufgabe 2.3: Multiplexer

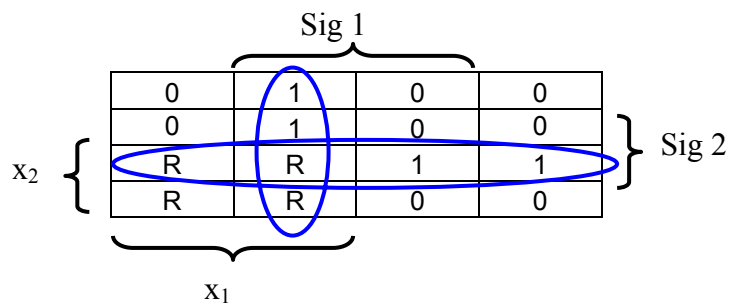
Schaltplanentwurf:

1.) Graphische Beschreibung der Aufgabe

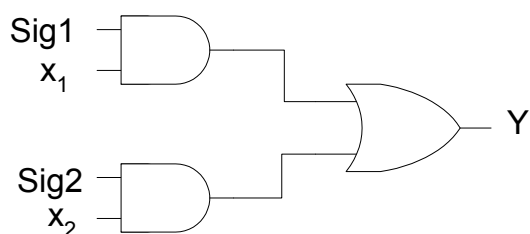


2.) Funktionstabelle

Eingänge					Ausgang
Sig 1	Sig 2	x ₁	x ₂	Dez	Y
0	0	0	0	0	0
0	0	0	1	1	0
0	0	1	0	2	0
0	0	1	1	3	R
0	1	0	0	4	0
0	1	0	1	5	1
0	1	1	0	6	0
0	1	1	1	7	R
1	0	0	0	8	0
1	0	0	1	9	0
1	0	1	0	10	1
1	0	1	1	11	R
1	1	0	0	12	0
1	1	0	1	13	1
1	1	1	0	14	1
1	1	1	1	15	R

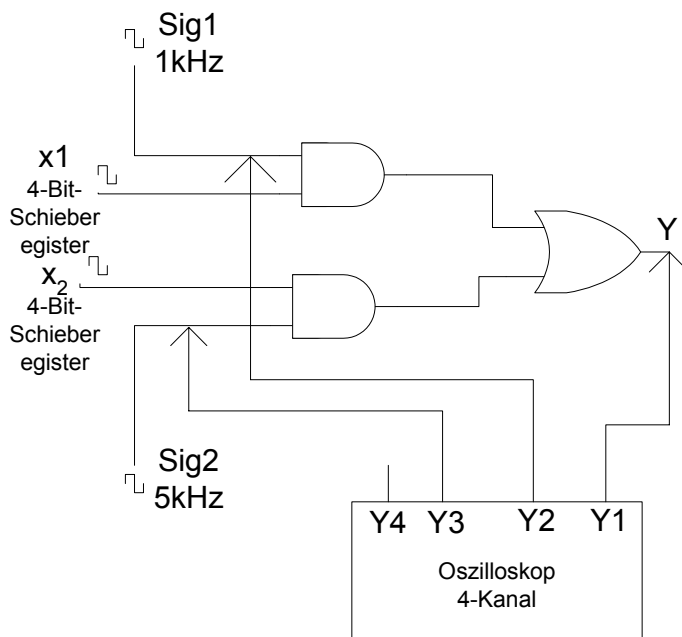
3.) KV-Minimierung:

$$\Rightarrow Y = \text{Sig1} \cdot x_1 + \text{Sig2} \cdot x_2$$

4.) Schaltbild:

Versuchsdurchführung:

Als Signal 1 wurde eine Frequenz von 1kHz und für das Signal 2 eine Frequenz von 5 kHz gewählt. Die Steuersignale x_1 und x_2 wurden mit einem 4 Bit Schieberegister erzeugt. Der Ausgang Y der Schaltung wurde an den Oszilloskopeingang Y1, das Signal 1 bzw. das Signal 2 wurde an den Eingang Y2 bzw. Y3 des Oszilloskops gelegt. Damit ergab sich folgender Messaufbau.

**Ergebnis:**

Das Signal 1 wurde an den Ausgang Y weitergeleitet, wenn am Eingang x_1 eine logische 1 und am Eingang x_2 eine logische 0 anlag. Der Ausgang Y zeigte das Signal 2 bei $x_2 = \text{log}1$ und $x_1 = \text{log}0$. Permanent 0 war der Ausgang, wenn an beiden der Eingänge x_1 und x_2 eine logische 0 anlag.